

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-173993
 (43)Date of publication of application : 23.06.2000

(51)Int.Cl.

H01L 21/3065
H05H 1/46

(21)Application number : 10-342764

(71)Applicant : TOKYO ELECTRON LTD
HITACHI LTD

(22)Date of filing : 02.12.1998

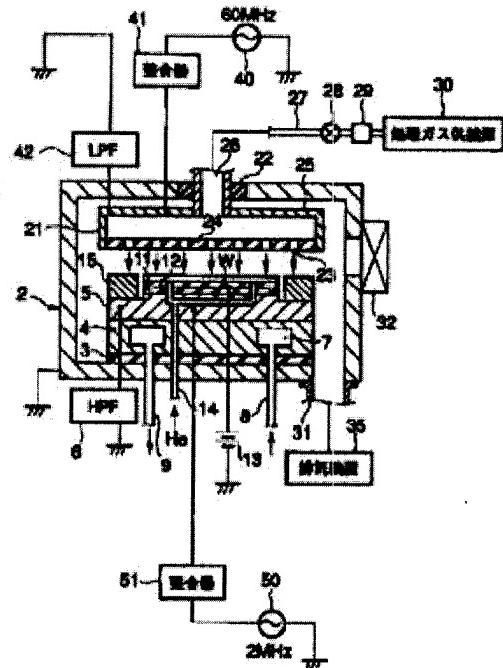
(72)Inventor : KOJIMA MASAYUKI
SHIOYA MASAHIRO
YAMADA TAKASHI
TAWARA YOSHIFUMI
TOMOYASU MASAYUKI
KOSHIISHI AKIRA
NISHIMURA EIICHI
NAGAHATA KAZUNORI

(54) PLASMA TREATING APPARATUS AND ETCHING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a plasma treating apparatus applicable to the more fine forming and an etching method which is applicable to the more fine forming and enables to perform etching process with higher selectivity.

SOLUTION: The etching method is as follows: An upper electrode 21 and a lower electrode (susceptor) 5 are opposed in a chamber 2, a process gas is introduced in the chamber 2 held at a low pressure with a substrate supported with the lower electrode 5, while a high frequency electric field is formed between the upper and lower electrodes 21, 5 to generate a plasma of the process gas, and the substrate is etched with this plasma wherein a high frequency voltage of e.g. 60 MHz in a range of 50–150 MHz is applied to the upper electrode 21 and a high frequency voltage of e.g. 2 MHz in a range of 1–4 MHz is applied to the lower electrode 5.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-173993

(P2000-173993A)

(43)公開日 平成12年6月23日(2000.6.23)

(51) Int.Cl.⁷
H 0 1 L 21/3065
H 0 5 H 1/46

識別記号

F I
H 0 1 L 21/302
H 0 5 H 1/46
H 0 1 L 21/302

テマコト^{*}(参考)
5 F 0 0 4

特許法第30条第1項適用申請有り 1998年11月11日～11月13日 電気学会主催の「第20回ドライプロセスシンポジウム」において文書をもって発表

特許法第30条第1項適用申請文書 10084

(22)出願日 平成10年12月2日(1998.12.2)

特許法第30条第1項適用申請有り 1998年11月11日～11月13日 電気学会主催の「第20回ドライプロセスシンポジウム」において文書をもって発表

(71)出願人 000219967

東京エレクトロン株式会社
東京都港区赤坂5丁目3番6号

(71)出願人 000005108

株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(72) 発明者 児島 雅之

東京都青梅市新町6丁目16番地の3 株式
会社日立製作所デバイス開発センター内

(74)代理人 100099944

并理士 高山 宏志

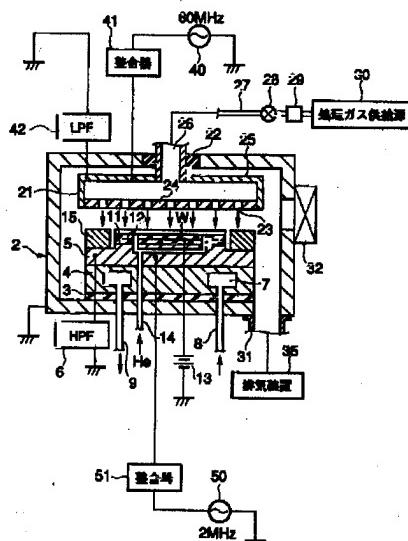
最終頁に統く

(54) 【発明の名称】 プラズマ処理装置およびエッチング方法

(57) 【要約】

【課題】 より微細化に対応可能なプラズマ処理装置およびより微細化に対応可能でかつより選択性の高いエッティングが可能なエッティング方法を提供すること。

【解決手段】 チャンバー2内に上部電極21および下部電極(サセプタ)5を対向するように設け、下部電極5に被処理基板を支持させた状態で、減圧下に保持されたチャンバー2内に処理ガスを導入しつつ上部電極21および下部電極5の間に高周波電界を形成して処理ガスのプラズマを生成し、このプラズマにより被処理基板にエッティングを施すにあたり、上部電極21には50～150MHzの範囲、例えば60MHzの高周波を印加し、下部電極5には1～4MHzの範囲、例えば2MHzの高周波を印加する。



【特許請求の範囲】

【請求項1】 チャンバー内に第1および第2の電極を対向するように設け、前記第2の電極に被処理基板を支持させた状態で、減圧下に保持されたチャンバー内に処理ガスを導入しつつ上記第1および第2の電極間に高周波電界を形成して処理ガスのプラズマを生成し、このプラズマにより被処理基板に所定のプラズマ処理を施すプラズマ処理装置であって、

前記第1の電極には50～150MHzの範囲の周波数を有する第1の高周波電源が接続され、前記第2の電極には1～4MHzの範囲の周波数を有する第2の高周波電源が接続されていることを特徴とするプラズマ処理装置。

【請求項2】 前記第1の高周波電源は50～80MHzの範囲の周波数を有し、前記第2の高周波電源は1～3MHzの周波数を有することを特徴とする請求項1に記載のプラズマ処理装置。

【請求項3】 前記第1の高周波電源は約60MHzの周波数を有し、前記第2の高周波電源は約2MHzの周波数を有することを特徴とする請求項2に記載のプラズマ処理装置。

【請求項4】 チャンバー内に第1および第2の電極を対向するように設け、前記第2の電極に被処理基板を支持させた状態で、減圧下に保持されたチャンバー内に処理ガスを導入しつつ上記第1および第2の電極間に高周波電界を形成して処理ガスのプラズマを生成し、このプラズマにより被処理基板にエッチングを施すエッチング方法であって、

前記第1の電極には50～150MHzの範囲の高周波を印加し、前記第2の電極には1～4MHzの範囲の高周波を印加することを特徴とするエッチング方法。

【請求項5】 前記第1の電極に印加される高周波が50～80MHzの範囲であり、前記第2の電極に印加される高周波が1～3MHzの範囲であることを特徴とする請求項4に記載のエッチング方法。

【請求項6】 前記第1の電極に印加される高周波が約60MHzであり、前記第2の電極に印加される高周波が約2MHzであることを特徴とする請求項5に記載のエッチング方法。

【請求項7】 チャンバー内圧力を1.06～13.3Paにしてエッチングを行うことを特徴とする請求項4ないし請求項6のいずれか1項に記載のエッチング方法。

【請求項8】 前記被処理基板はSiN膜とその上のSiO₂膜とを有し、被エッチング層がSiO₂膜であり、前記処理ガスはC₅F₈とO₂とを含むことを特徴とする請求項4ないし請求項7のいずれか1項に記載のエッチング方法。

【請求項9】 C₅F₈の分圧が0.5～2mTorrの範囲であることを特徴とする請求項8に記載のエッチ

ング方法。

【請求項10】 前記処理ガスのC₅F₈に対するO₂の流量比O₂/C₅F₈は、5/8≤O₂/C₅F₈≤7/8の範囲内であることを特徴とする請求項8または請求項9に記載のエッチング方法。

【請求項11】 前記被処理基板はSiN膜とその上のSiO₂膜とを有し、被エッチング層がSiO₂膜であり、前記処理ガスはC₄F₈を含むことを特徴とする請求項4ないし請求項7のいずれか1項に記載のエッチング方法。

【請求項12】 前記チャンバー内の圧力を1.06～2.00Paにしてエッチングを行うことを特徴とする請求項9に記載のプラズマ処理方法。

【請求項13】 エッチングにより前記SiO₂膜にホールを形成し、そのホール径が0.1～0.4μmであることを特徴とする請求項11または請求項12に記載のプラズマ処理方法。

【請求項14】 ホール径が0.15～0.4μmであることを特徴とする請求項13に記載のプラズマ処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体基板等の基板にプラズマ処理を施すプラズマ処理装置およびプラズマを用いたエッチング方法に関する。

【0002】

【従来の技術】例えば半導体デバイスの製造プロセスにおいては、被処理基板である半導体ウエハに対して、エッチングやスペッタリング、CVD（化学気相成長）等のプラズマ処理が多用されている。

【0003】このようなプラズマ処理を行うためのプラズマ処理装置としては、種々のものが用いられているが、その中でも容量結合型平行平板プラズマ処理装置が主流である。

【0004】容量結合型平行平板プラズマ処理装置は、チャンバー内に一対の平行平板電極（上部および下部電極）を配置し、処理ガスをチャンバー内に導入するとともに、電極の一方で高周波を印加して電極間に高周波電界を形成し、この高周波電界により処理ガスのプラズマを形成して半導体ウエハに対してプラズマ処理を施す。

【0005】このような容量結合型平行平板プラズマ処理装置により半導体ウエハ上の膜、例えば酸化膜をエッチングする場合には、チャンバー内を中圧にして、中密度プラズマを形成することにより、最適ラジカル制御が可能であり、それによって適切なプラズマ状態を得ることができ、高い選択比で、安定性および再現性の高いエッチングを実現している。

【0006】具体的には、上部電極にプラズマ形成用の27.12MHzの高周波を印加してプラズマを形成し、下部電極に800kHzの高周波を印加してイオン

を引き込み、20～100mTorrの圧力にて良好なエッチングが実現可能なことが1997DRY PROCESS SYMPOSIUM P385～390に開示されている。

【0007】

【発明が解決しようとする課題】しかしながら、近年、USL Iにおけるデザインルールの微細化がますます進み、ホール形状のアスペクト比もより高いものが要求されており、酸化膜のエッチング等において従来の条件では必ずしも十分とはいえないことが多い。

【0008】本発明はかかる事情に鑑みてなされたものであって、より微細化に対応可能なプラズマ処理装置およびより微細化に対応可能かつより選択性の高いエッチングが可能なエッチング方法を提供することを目的とする。

【0009】

【課題を解決するための手段】上記課題を解決するため、本発明の第1の観点によれば、チャンバー内に第1および第2の電極を対向するように設け、前記第2の電極に被処理基板を支持させた状態で、減圧下に保持されたチャンバー内に処理ガスを導入しつつ上記第1および第2の電極間に高周波電界を形成して処理ガスのプラズマを生成し、このプラズマにより被処理基板に所定のプラズマ処理を施すプラズマ処理装置であって、前記第1の電極には50～150MHzの範囲の周波数を有する第1の高周波電源が接続され、前記第2の電極には1～4MHzの範囲の周波数を有する第2の高周波電源が接続されていることを特徴とするプラズマ処理装置が提供される。

【0010】本発明の第2の観点によれば、チャンバー内に第1および第2の電極を対向するように設け、前記第2の電極に被処理基板を支持させた状態で、減圧下に保持されたチャンバー内に処理ガスを導入しつつ上記第1および第2の電極間に高周波電界を形成して処理ガスのプラズマを生成し、このプラズマにより被処理基板にエッチングを施すエッチング方法であって、前記第1の電極には50～150MHzの範囲の高周波を印加し、前記第2の電極には1～4MHzの範囲の高周波を印加することを特徴とするエッチング方法が提供される。

【0011】本発明においては、チャンバー内に第1および第2の電極を対向するように設け、前記第2の電極に被処理基板を支持させた状態で、減圧下に保持されたチャンバー内に処理ガスを導入しつつ上記第1および第2の電極間に高周波電界を形成して処理ガスのプラズマを生成し、そのプラズマにより被処理基板に対してプラズマ処理、特にエッチング処理を行うに際し、第1の電極には50～150MHz、第2の電極には1～4MHzと従来よりも高い周波数の高周波を印加する。このように、第1の電極に対して50～150MHzという従来よりも高い周波数の高周波を印加することにより、プラズマの解離状態を従来の適切なプラズマとほとんど変

化させることなくプラズマ密度を上げることができ、より低圧の条件下で適切なプラズマを形成することができるので、さらなるデザインルールの微細化に適切に対応することが可能となる。また、第2の電極に対しても1～4MHzという従来よりも高い周波数の高周波を印加することにより、低圧において被処理基板に適切なイオン作用を及ぼすことができ、特にエッチングの場合には、より選択性の高い異方性エッチングが可能となり、かつ被処理基板へのダメージも小さくなる。さらに、本発明の条件を採用することにより、プロセス条件のマージンが広く、極めて安定したプラズマ処理、特にエッチング処理を実現することができる。

【0012】この場合に、第1の電極に印加される高周波が50～80MHzの範囲であり、第2の電極に印加される高周波が1～3MHzの範囲であることが好ましい。典型的には、第1の電極に印加される高周波が約60MHzであり、第2の電極に印加される高周波が約2MHzである。また、このようにしてエッチングする場合には、チャンバー内圧力を1.06～13.3Paにしてエッチングを行うことが好ましい。

【0013】本発明のエッチング方法は、被処理基板としてSiN膜とその上のSiO₂膜とを有し、被エッチング層がSiO₂膜である場合に有効であり、この際の処理ガスとしてはC₅F₈とO₂とを含むものが適している。この場合に、C₅F₈とO₂の他にAr、He等の希ガスやN₂を添加してもよい。また、CF₄、C₄F₈等の他のフロロカーボンガス(C_xF_y)や、CHF₃、CH₂F₂等のハイドロフロロカーボンガス(C_pH_qF_r)を加えてもよい。C₅F₈の分圧は0.5～2mTorrの範囲であることが好ましい。さらに、C₅F₈とO₂とを含む処理ガスにおいて、C₅F₈に対するO₂の流量比O₂/C₅F₈は、5/8≤O₂/C₅F₈≤7/8の範囲内であることが好ましい。

【0014】また、同様に、被処理基板がSiN膜とその上のSiO₂膜とを有し、被エッチング層がSiO₂膜である場合に、処理ガスとしてはC₄F₈を含むものも適している。この場合に、C₄F₈の他にAr、He等の希ガスやN₂を添加してもよい。また、同様に他のフロロカーボンガスやハイドロフロロカーボンガスを加えてもよい。処理ガスとしてC₄F₈を含むものを用いた場合には、チャンバー内の圧力が1.06～2.00Paと低圧状態で良好なエッチング特性を得ることができるので、このような低圧でエッチングすることができる。また、このようにしてエッチングによりSiO₂膜にホールを形成する場合に、条件を適切に制御することにより、ホール径が0.1～0.4μmと微細であっても高エッチレートでエッチングすることが可能である。特に0.15～0.4μmが好ましい。

【0015】

【発明の実施の形態】以下、添付図面を参照して本発明

の実施の形態について説明する。図1は本発明の一実施形態に係るプラズマ処理装置を模式的に示す断面図である。このプラズマ処理装置1は、電極板が上下平行に対向し、一方にプラズマ形成用電源が接続された容量結合型平行平板エッチング装置として構成されている。

【0016】このエッチング処理装置1は、例えば表面がアルマイド処理（陽極酸化処理）されたアルミニウムからなる円筒形状に成形されたチャンバー2を有しており、このチャンバー2は接地されている。前記チャンバー2内の底部にはセラミックなどの絶縁板3を介して、被処理体、例えば半導体ウエハ（以下「ウエハ」という）Wを載置するための略円柱状のサセプタ支持台4が設けられており、さらにこのサセプタ支持台4の上には、下部電極を構成するサセプタ5が設けられている。このサセプタ5にはハイパスフィルター（HPF）6が接続されている。

【0017】前記サセプタ支持台4の内部には、冷媒室7が設けられており、この冷媒室7には、例えば液体窒素などの冷媒が冷媒導入管8を介して導入されて循環し、その冷熱が前記サセプタ5を介して前記ウエハWに対して伝熱され、これによりウエハWの処理面が所望の温度に制御される。

【0018】前記サセプタ5は、その上中央部が凸状の円板状に成形され、その上にウエハWと略同形の静電チャック11が設けられている。静電チャック11は、絶縁材の間に電極12が介在されており、電極12に接続された直流電源13から例えば1.5kVの直流電圧が印加されることにより、例えばクーロン力によってウエハWを静電吸着する。

【0019】そして、前記絶縁板3、サセプタ支持台4、サセプタ5、さらには前記静電チャック11には、被処理体であるウエハWの裏面に、伝熱媒体、例えばHeガスなどを供給するためのガス通路14が形成されており、この伝熱媒体を介してサセプタ5の冷熱がウエハWに伝達されウエハWが所定の温度に維持されるようになっている。

【0020】前記サセプタ5の上端周縁部には、静電チャック11上に載置されたウエハWを囲むように、環状のフォーカスリング15が配置されている。このフォーカスリング15はシリコンなどの導電性材料からなっており、このためエッチングの均一性を向上させる。

【0021】前記サセプタ5の上方には、このサセプタ5と平行に対向して上部電極21が設けられている。この上部電極21は、絶縁材22を介して、チャンバー2の上部に支持されており、サセプタ5との対向面を構成し、多数の吐出孔23を有する、例えばシリコン、SiCまたはアモルファスカーボンからなる電極板24と、この電極24を支持する導電性材料、例えば表面がアルマイド処理されたアルミニウムからなる電極支持体25とによって構成されている。なお、サセプタ5と上部電

極21とは、例えば10～60mm程度離間している。また、電極板24として、上記材料の中でもスカベンジングが可能なシリコンを用いることが好ましい。

【0022】前記上部電極21における電極支持体25の中央にはガス導入口26が設けられ、さらにこのガス導入口26には、ガス供給管27が接続されており、さらにこのガス供給管27には、バルブ28、並びにマスフローコントローラ29を介して、処理ガス供給源30が接続されている。処理ガス供給源30から、プラズマ処理、例えばエッチングのための処理ガスが供給される。

【0023】処理ガスとしては、従来用いられている種々のものを採用することができ、例えばフロロカーボンガス($C_x F_y$)のようなハロゲン元素を含有するガスを好適に用いることができる。ウエハWがSiN膜およびその上の SiO_2 膜を有し、この SiO_2 膜をエッチングする場合には、処理ガスとしては、 $C_4 F_8$ または $C_5 F_8$ を含むものが好適である。 $C_5 F_8$ を用いる場合には、 O_2 を添加することが好ましく、その場合には、 $C_5 F_8$ の分圧が0.5～2mTorrの範囲であること、およびその比率が $5/8 \leq O_2 / C_5 F_8 \leq 7/8$ の範囲であることが好ましい。処理ガスとして $C_4 F_8$ を含むものを用いる場合でも、 $C_5 F_8$ および O_2 を含むものを用いる場合でも、他にAr、He等の希ガスや N_2 を添加してもよく、また、他のフロロカーボンガス($C_x F_y$)やハイドロフロロカーボンガス($C_p H_q F_r$)を加えてもよい。

【0024】前記チャンバー2の底部には排気管31が接続されており、この排気管31には排気装置35が接続されている。排気装置35はターボ分子ポンプなどの真空ポンプを備えており、これによりチャンバー2内を所定の減圧雰囲気、例えば1Pa以下の所定の圧力まで真空引き可能なように構成されている。また、チャンバー2の側壁にはゲートバルブ32が設けられており、このゲートバルブ32を開いた状態でウエハWが隣接するロードロック室(図示せず)との間で搬送されるようになっている。

【0025】上部電極21には、第1の高周波電源40が接続されており、その給電線には整合器41が介在されている。また、上部電極21にはローパスフィルター(LPF)42が接続されている。この第1の高周波電源40は、50～150MHzの範囲の周波数を有しており、このように高い周波数を印加することによりチャンバー2内に好ましい解離状態かつ高密度のプラズマを形成することができ、従来より低圧条件下のプラズマ処理が可能となる。この第1の高周波電源40の周波数は、50～80MHzが好ましく、典型的には図示した60MHzまたはその近傍の条件が採用される。

【0026】下部電極としてのサセプタ5には、第2の高周波電源50が接続されており、その給電線には整合

器51が介在されている。この第2の高周波電源50は1~4MHzの範囲の周波数を有しており、このような範囲の周波数を印加することにより、被処理体であるウエハWに対してダメージを与えることなく適切なイオン作用を与えることができる。第2の高周波電源50の周波数は1~3MHzの範囲が好ましく、典型的には図示した2MHzまたはその近傍の条件が採用される。

【0027】次に、このように構成されるプラズマ処理装置1において、例えば、ウエハWに形成された酸化膜をエッティングする場合について説明する。まず、被処理体であるウエハWは、ゲートバルブ32が開放された後、図示しないロードロック室からチャンバー2内へと搬入され、静電チャック11上に載置される。そして、高圧直流電源13から直流電圧が印加されることによって、ウエハWが静電チャック11上に静電吸着される。次いで、ゲートバルブ32が閉じられ、排気機構35によって、チャンバー2内が所定の真空中度まで真空引きされる。

【0028】その後、バルブ28が開放されて、処理ガス供給源30から処理ガス、例えばC₄F₈ガスと希釈ガスでArガスが、マスフローコントローラ29によってその流量が調整されつつ、処理ガス供給管27、ガス導入口26を通って上部電極21の中空部へと導入され、さらに電極板24の吐出孔23を通って、図1の矢印に示すように、ウエハWに対して均一に吐出される。

【0029】そして、チャンバー2内の圧力が、所定の圧力に維持される。この場合の圧力は1.06~13.3Paが好ましい。その後、第1の高周波電源40から50~150MHz、例えば60MHzの高周波が上部電極21に印加される。これにより、上部電極21と下部電極としてのサセプタ5との間に高周波電界が生じ、処理ガス、例えばC₄F₈ガスが解離してプラズマ化する。

【0030】他方、第2の高周波電源50からは、1~4MHz、例えば2MHzの高周波が下部電極であるサセプタ5に印加される。これにより、プラズマ中のイオンがサセプタ5側へ引き込まれ、イオンアシストによりエッティングの異方性が高められる。

【0031】このように、上部電極21に印加する高周波の周波数を従来の27MHzよりも高くすることにより、プラズマの解離状態を従来の適切なプラズマとほとんど変化させることなくプラズマ密度を上げることができ、より低压の条件下で適切なプラズマを形成することができ、一層のデザインルールの微細化に適切に対応することが可能となる。また、下部電極であるサセプタ5に対しても上述のように従来の800kHzよりも高い周波数の高周波を印加することにより、より低压において被処理基板に適切なイオン作用を及ぼすことができ、より選択性の高い異方性エッティングが可能となり、かつ被処理基板へのダメージも小さくなる。またこのよう

に、低压条件下で適切なプラズマ状態を形成することができ、かつ適切なイオン作用を及ぼすことができるところから、上記範囲の周波数の高周波を上部電極21およびサセプタ5に印加することにより、プロセス条件のマージンが広く、極めて安定したエッティング処理を行うことができる。

【0032】次に、シリコン基板上にSiN膜が形成されその上のSiO₂膜が形成されたウエハWについて、処理ガスとしてC₅F₈とO₂とを含むものを用い、本発明を適用してSiO₂膜のエッティングを実施した実施例について説明する。

【0033】ここでは、図2の(a)に示すような構造において、ホールを形成した。図中参照符号61はシリコン基板を示し、その上にゲート酸化膜(SiO₂)62を介してゲート63が形成されている。ゲート63を覆うようにSiN膜64が形成されており、その上にSiO₂膜65が形成されている。そして、レジスト層66をマスクとして、SiO₂膜65の開口部67に対応する部分にホールを形成した。

【0034】その際に、上部電極21およびサセプタ5に印加する高周波の周波数を、実施例ではそれぞれ60MHzおよび2MHz、比較例では27MHzおよび800kHzとし、高周波電力を、実施例および比較例とも、上部電極21およびサセプタ5に1000Wずつとし、圧力30mTorr、ガス流量(ccm)比をC₅F₈:O₂:Ar=1:7/8:50でエッティングを行い、SiNに対するSiO₂の選択比を把握した。ここで選択比は、図2の(b)のAのようにエッティングされた場合に、SiO₂のエッティングレート/SiN肩部のエッティングレートである。SiN肩部のエッティングレートは、図2の(c)に拡大して示すように、垂直方向の削れが最大の部分Bをもとに算出した。

【0035】その結果、実施例では上記選択比が24.4であり、比較例が7.2であった。この結果から、印加する高周波の周波数を本発明の範囲内とすることにより選択比が飛躍的に向上した。なお、流量比O₂/C₅F₈が、5/8≤O₂/C₅F₈≤7/8の範囲内でこのような高い選択比が得られ好ましい。

【0036】次に、本発明の効果を把握するために行った実験結果について説明する。ここでは、処理ガスとしてC₄F₈およびArを用い、種々のプロセス条件で実験を行った。また、一部シミュレーションを行った結果を示す。

【0037】まず、電極間ギャップ(プロセスギャップ)を25mmとし、上部電極のRFパワーを2500W、上部電極へ印加する高周波の周波数を27MHzおよび60MHzにして、チャンバー内圧力を0.67~10.64Paと変化させ、干渉計を利用してプラズマ密度を測定した。図3にその際のチャンバー内圧力とプラズマ密度の関係を示す。この図に示すように、上

部電極に印加する高周波の周波数を60MHzと高くしたほうが、周波数を27MHzにした場合よりもプラズマ密度が高いことがわかる。特に、2Pa以下の低圧領域において、27MHzではプラズマ状態が不安定であったのに対し、60MHzの場合には十分に安定したプラズマが得られることが確認された。

【0038】また、上部電極のRFパワーを2000W、上部電極へ印加する高周波の周波数を27MHz、40MHzおよび60MHzとし、チャンバー内圧力を5.32Paとして、プロセスギャップを17～50mmと変化させ、同様にプラズマ密度を測定した。図4にその際のプロセスギャップとプラズマ密度の関係を示す。この図に示すように、上部電極に印加する高周波の周波数が大きいほどプロセスギャップの増加に伴うプラズマ密度の下降の度合いが小さく、周波数が60MHzであれば、広い範囲のプロセスギャップが適用可能であることが確認された。

【0039】次に、上部電極へ印加する高周波の周波数が27MHzおよび60MHzの場合について、処理ガスであるC₄F₈の解離について実験を行った。ここではレジデンスタイムが一定の条件下で希ガス加法によって電子エネルギー分布（EEDF）を推定した。その結果、周波数によってEEDFにはほとんど違いがなく、分布がマックスウェル分布であると仮定すると、3σの範囲内にある電子の分布が20eV以下であることが確認された。C₄F₈等のフロロカーボン系ガスの解離は、プラズマ中のプラズマ電子と中性粒子との多段衝突に委ねられており、電子エネルギー分布とレジデンスタイムに依存するから、上記結果より、上部電極に印加される高周波の周波数が増加してもガスの解離状態はあまり変化しないといえる。

【0040】一方、IRLAS（Infrared Diode Laser Absorption Spectroscopy）により、上部電極への印加周波数が27MHzおよび60MHzの場合におけるC₄F₈およびArプラズマ中のCF、CF₂、およびCF₃ラジカルを測定した。その結果を図5に示す。この図に示すように、周波数が上昇するとCFが増加し、CF₃が減少する傾向にあり、周波数が上昇することによりある程度解離が進むことが示されているが、主なラジカル種はいずれもCF₂であり、周波数が上昇することによってガスの解離状態に大きな変化はなく、上述の結果が確認された。

【0041】次に、Arイオンによるウエハに入射するイオンエネルギー分布のシミュレーション（IES）を利用して、チャンバー内圧力を2Pa、上部電極に印加する高周波の周波数を60MHz、パワーを2500Wに固定し、下部電極に印加する高周波の周波数を800kHz、2MHz、13.56MHz、パワーを600W、1000W、1500Wと変化させた場合のIEDF（Ion Energy Distribution Function）のピーク値に

ついて調査した。その結果を図6に示す。この図に示すように、2MHzの場合に、いずれのパワーでも適切なイオンエネルギーにおいてピーク値が得られている。したがって、下部電極に2MHzを印加することによりウエハにダメージを与えることなく、適切なイオンアシストを得ることができることが確認された。

【0042】次に、同様にIESを利用して、上部電極および下部電極に印加する高周波の周波数をそれぞれ60MHzおよび2MHz、上部電極のパワーを2500Wに固定し、チャンバー内圧力を1.06Pa、2.00Pa、5.32Pa、下部電極に印加するパワーを600W、1000W、1500Wと変化させた場合のIEDFのピーク値について調査した。その結果を図7に示す。この図に示すように、5.32Paではプラズマシース内でイオンが散乱しているため、低バイアスRFパワーからIEDFは変化しない。すなわち、IEDFの制御が困難である。これに対して、1.06Pa、2.00Paでは、下部電極に印加するバイアスRFパワーを変化させることにより、IEDFのピーク値を600～900eVの範囲で制御可能なことが確認された。

【0043】次に、プランケットSiO₂サンプルおよびプランケットSiNサンプルを用いて、上部電極および下部電極に印加する高周波の周波数をそれぞれ60MHzおよび2MHz、上部電極のパワーを2500Wに固定し、下部電極に印加するパワーを変化させた場合におけるエッチレートを、チャンバー内圧力をそれぞれ1.06Pa、2.00Pa、5.32Paにした場合について調査した。その結果を図8に示す。処理ガスとしてC₄F₈およびArを用いた場合、チャンバー内圧力が5.32PaではSiO₂膜およびSiN膜のエッチレートは、ともにRFバイアスに比例して増加し、高い選択比が得られない。これに対して、低圧側の1.06Pa、2.00Paでは、低RFバイアスパワー側（図中斜線で示す領域）で高選択比が得られることが確認された。

【0044】次に、上部電極および下部電極に印加する高周波の周波数をそれぞれ60MHzおよび2MHzとし、セルフアラインコンタクト（Self Aline Contact）での選択比が同等(>20)になるような下部電極のRFパワーとチャンバー圧力の組合せで、ホール径が20μmから0.15μmまでのマイクロローディング効果を測定した。その結果を図9に示す。ここでは、マイクロローディング効果は、ホール径が20μm時のエッティングレートを100%としたエッティングレートとして示している。この図に示すように、やはり1.06Paおよび2.00Paと低圧側で良好な結果が得られた。すなわち、低圧側において、0.15～4μmという微細なホールを高エッティングレートでエッティング可能なことが確認された。また、1μmというさらに微細なエッ

チングホールでも十分に対応可能なことが推測される。
【0045】以上の結果により、本発明の範囲により、微細加工性と高選択比との両立が可能であることが確認された。特に、1.06Pa、2.00Paの低圧側でより優れた効果が得られることが確認された。

【0046】なお、本発明は上記実施の形態に限定されることなく、種々変形可能である。例えば、上記実施の形態では、被処理基板として半導体ウエハを用い、これにエッチングを施す場合について説明したが、これに限らず、処理対象としては液晶表示装置（LCD）基板等の他の基板であってもよく、またプラズマ処理もエッチングに限らず、スパッタリング、CVD等の他の処理であってもよい。

【0047】

【発明の効果】以上説明したように、本発明によれば、チャンバー内に第1および第2の電極を対向するように設け、前記第2の電極に被処理基板を支持させた状態で、減圧下に保持されたチャンバー内に処理ガスを導入しつつ上記第1および第2の電極間に高周波電界を形成して処理ガスのプラズマを生成し、そのプラズマにより被処理基板に対してプラズマ処理、特にエッチング処理を行うに際し、第1の電極には50～150MHzと従来よりも高い周波数の高周波を印加することにより、プラズマの解離状態を従来の適切なプラズマとほとんど変化させることなくプラズマ密度を上げることができ、より低圧の条件下で適切なプラズマを形成することができるので、さらなるデザインルールの微細化に適切に対応することが可能となり、また、第2の電極に対しても1～4MHzという従来よりも高い周波数の高周波を印加することにより、低圧において被処理基板に適切なイオン作用を及ぼすことができ、特にエッチングの場合には、より選択性の高い異方性エッチングが可能となり、かつ被処理基板へのダメージも小さくなる。さらに、本発明の条件を採用することにより、プロセス条件のマージンが広く、極めて安定したプラズマ処理、特にエッチング処理を実現することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係るエッチング装置を示す断面図。

【図2】処理ガスとして C_5F_8 および O_2 を用いてエッチングの実験を行った際に用いたサンプル構造およびその際のSiN膜のエッチングレートの求め方を示す模式図。

【図3】上部電極へ印加する高周波の周波数を27MHzおよび60MHzにして、チャンバー内圧力を0.6

7～10.64Paと変化させた場合のチャンバー内圧力とプラズマ密度との関係を示すグラフ。

【図4】上部電極へ印加する高周波の周波数を27MHz、40MHzおよび60MHzとし、チャンバー内圧力を5.32Paとした場合のプロセスギャップとプラズマ密度との関係を示すグラフ。

【図5】上部電極への印加周波数が27MHzおよび60MHzの場合におけるチャンバー内圧力と C_4F_8 およびArプラズマ中の CF_x/CF_2 比との関係を示すグラフ。

【図6】下部電極に印加する高周波の周波数を800kHz、2MHz、13.56MHz、パワーを600W、1000W、1500Wと変化させた場合のIDEFのシミュレーション結果を示すグラフ。

【図7】上部電極および下部電極への高周波の周波数を60MHzおよび2MHzとし、チャンバー内圧力を1.06Pa、2.00Pa、5.32Pa、下部電極に印加するパワーを600W、1000W、1500Wと変化させた場合のIDEFのシミュレーション結果を示すグラフ。

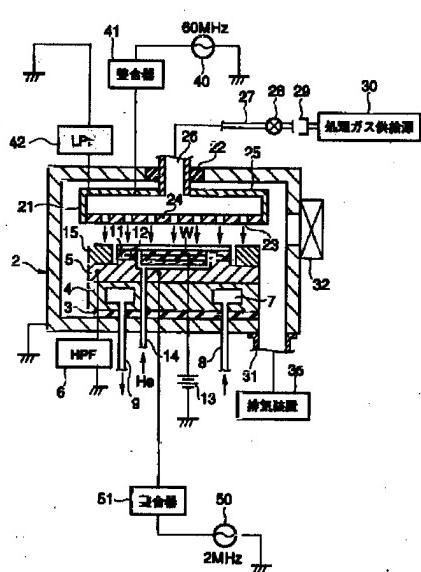
【図8】上部電極および下部電極への高周波の周波数を60MHzおよび2MHzとし、下部電極に印加するパワーを変化させた場合におけるプランケット SiO_2 サンプルおよびプランケットSiNサンプルのエッチレートを、チャンバー内圧力を1.06Pa、2.00Pa、5.32Paにした場合について示すグラフ。

【図9】上部電極および下部電極への高周波の周波数を60MHzおよび2MHzとし、セルフアラインコンタクトでの選択比が同等(>20)になるような下部電極のRfパワーとチャンバー圧力の組合せで、ホール径が20μmから0.15μmまでのマイクロローディング効果を測定した結果を示すグラフ。

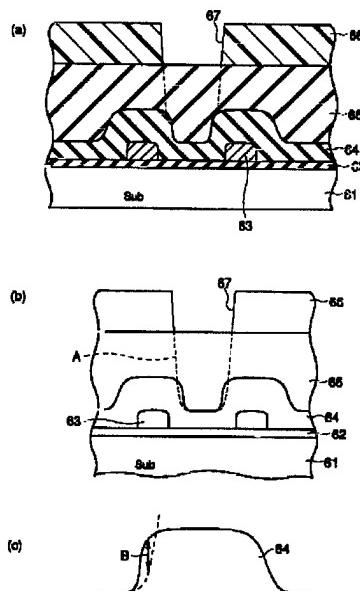
【符号の説明】

- 1；エッチング装置
- 2；チャンバー
- 5；サセプタ（第2の電極）
- 6；ハイパスフィルタ
- 21；上部電極（第1の電極）
- 30；処理ガス供給源
- 35；排気装置
- 40；第1の高周波電源
- 42；ローパスフィルタ
- 41, 51；整合器
- 50；第2の高周波電源
- W；半導体ウエハ

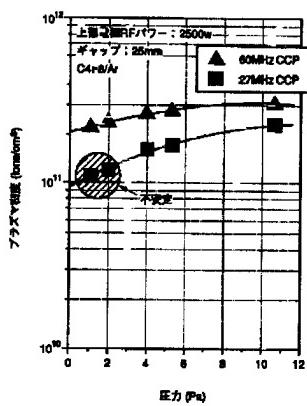
【図1】



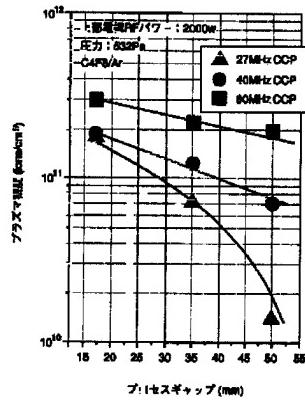
【図2】



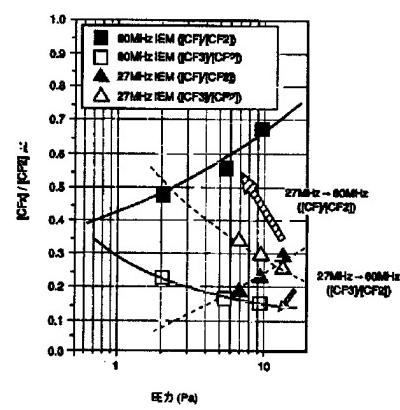
【図3】



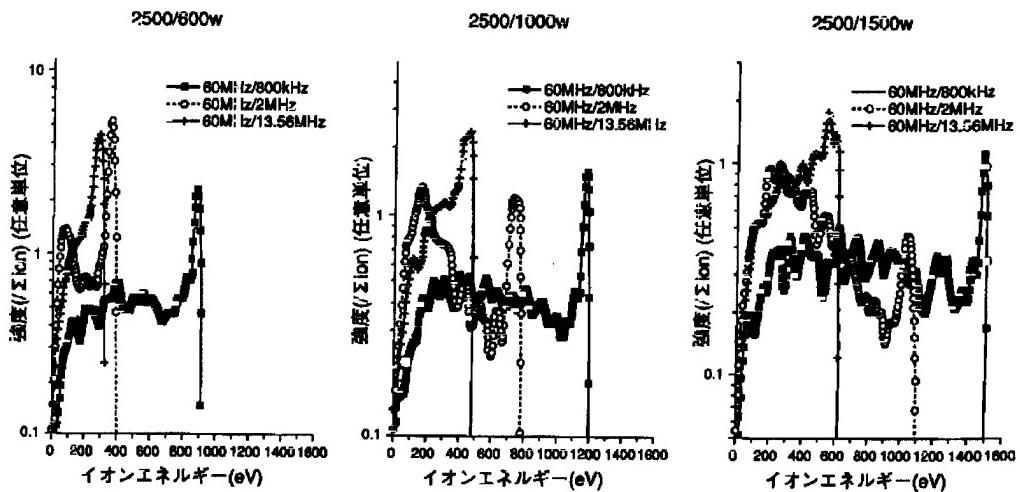
【図4】



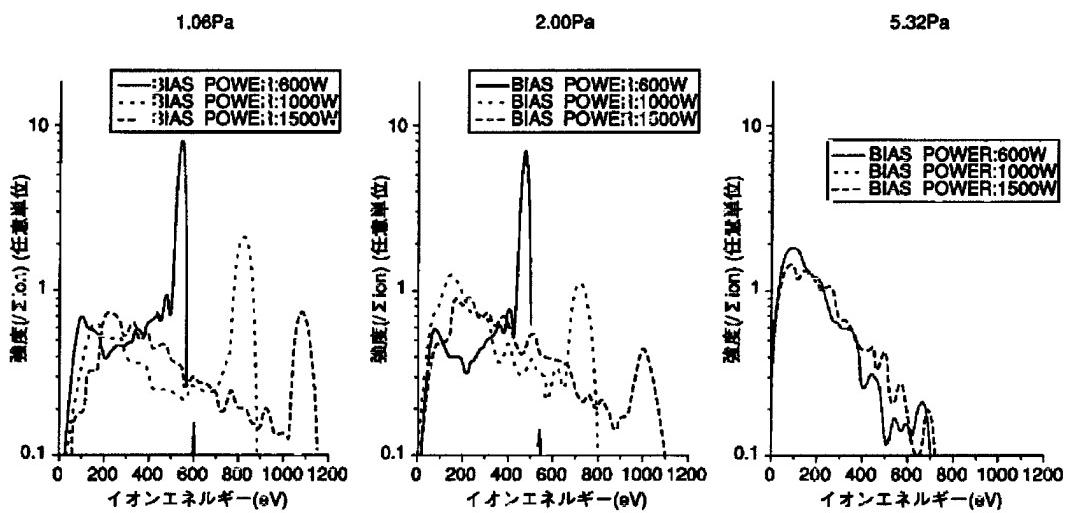
【図5】



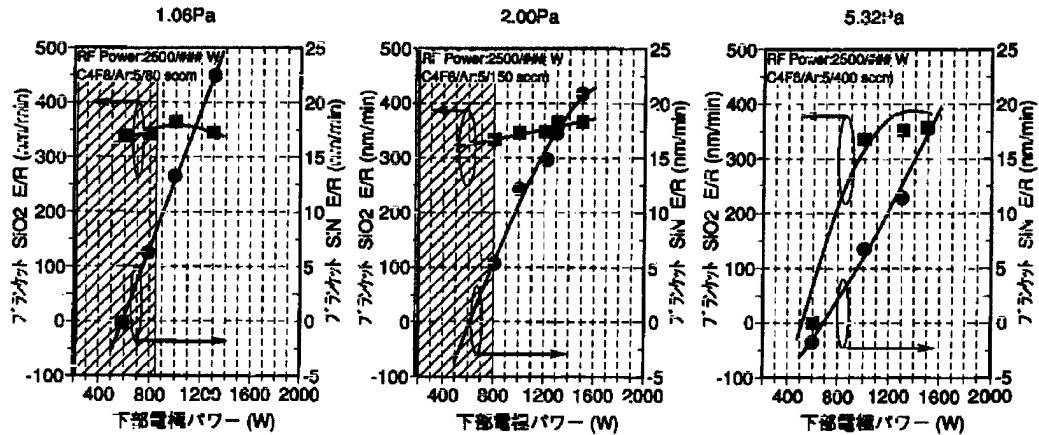
【図6】



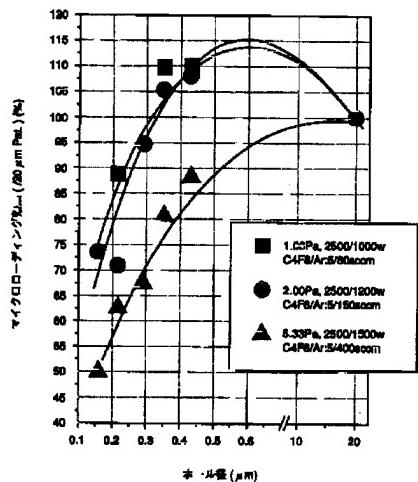
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 塩屋 雅弘

東京都青梅市新町6丁目16番地の3 株式
会社日立製作所デバイス開発センター内

(72)発明者 山田 孝

東京都青梅市新町6丁目16番地の3 株式
会社日立製作所デバイス開発センター内

(72)発明者 田原 好文

山梨県韮崎市藤井町北下条2381番地の1
東京エレクトロン山梨株式会社内

(72)発明者 友安 昌幸

山梨県韮崎市藤井町北下条2381番地の1
東京エレクトロン山梨株式会社内

(11) 00-173993 (P2000-173993A)

(72) 発明者 興石 公
山梨県韮崎市藤井町北下条2381番地の1
東京エレクトロン山梨株式会社内

(72) 発明者 西村 栄一
山梨県韮崎市藤井町北下条2381番地の1
東京エレクトロン山梨株式会社内

(72) 発明者 長畠 和典
山梨県韮崎市藤井町北下条2381番地の1
東京エレクトロン山梨株式会社内

F ターム(参考) 5F004 AA02 AA06 BA04 BA07 BB11
BB13 BB18 BB22 BB25 BB29
BB30 CA09 DA00 DA01 DA15
DA16 DA22 DA23 DA25 DA26
DB03 EB01